

酸化物イオン伝導体エピタキシャル薄膜の抵抗スイッチングと 不揮発メモリへの応用

岡山大学 大学院自然科学研究科 塩田 忠

Resistive Switching of Epitaxial Thin Films of an Oxide Ion Conductor and
its Application to Nonvolatile Memory

Tadashi Shiota

Graduate School of Natural Science and Technology, Okayama University

本研究では、抵抗変化型メモリの特性向上を目指し、 O^{2-} イオン伝導体として知られる Y_2O_3 添加 ZrO_2 (YSZ) のエピタキシャル薄膜を Si 基板上に製膜し、その抵抗スイッチング特性を調査した。Si (001) 基板上に製膜した Y_2O_3 添加量が異なる YSZ エピタキシャル薄膜の抵抗スイッチング特性を測定した結果、8mol% Y_2O_3 を添加した YSZ 薄膜が良好な特性を示した。さらに、Si 微細加工技術により YSZ 自立薄膜を用いた抵抗スイッチングセルを作製し電気特性を測定した。その結果、YSZ 薄膜自体が抵抗スイッチングに寄与すること、また、特性のばらつきが低減されることが分かった。

For improving the properties of resistive random-access memory (ReRAM), epitaxial thin films of Y_2O_3 -doped ZrO_2 (YSZ), which is known as an O^{2-} ion conductor, were deposited on Si substrates, and their resistive switching properties were studied. The resistive switching properties of the YSZ epitaxial thin films with different amounts of Y_2O_3 doping on Si(001) substrates were measured. As a result, the YSZ thin film containing 8 mol% Y_2O_3 showed a good property. Furthermore, we fabricated a resistive switching cell using YSZ free-standing thin film by Si microfabrication technology and measured its electrical properties. It was found that the resistive switching phenomenon occurred in the YSZ thin film and the variation in the switching properties was reduced.

1. はじめに

Fig.1 のように遷移金属酸化物薄膜を金属電極で挟み、膜厚方向に印加した電圧をスイープすると、ある閾値電圧で薄膜の抵抗値が可逆的に数桁変化することがある。この現象は、「抵抗スイッチング現象」と呼ばれている¹⁾。抵抗スイッチングを利用した抵抗変化型メモリ (ReRAM) は、次世代不揮発メモリの一つとして期待され、一部製品化されているものの、特性のばらつきや経時変化の低減による高い信頼性の確保、アクセス速度の向上、大容量化を目指し、研究・開発が進められている。

抵抗スイッチングの原理として、薄膜中の導電性酸素空孔フィラメントの生成・破断が

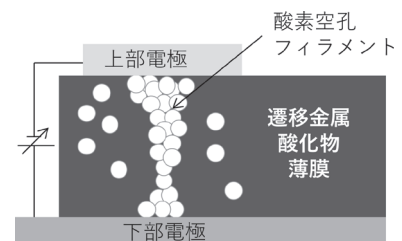


Fig.1 ReRAM 単セル構造

提案されている。すなわち、印加電圧により酸化物薄膜中の酸素空孔が移動して、酸素空孔フィラメントと呼ばれる導電パスが生成されると高抵抗状態→低抵抗状態にスイッチし、逆極性の電圧印加や電流によるジュール熱により、 O^{2-} イオンがフィラメント内に侵入し、酸素空孔フィラメントが破断すると低抵抗状態→高抵抗状態にスイッチする。この原理に基づくと、抵抗スイッチングは酸化物薄膜中の「酸素空孔」の移動に依存する現象と考えられる。しかしながら、酸化物薄膜中の酸素空孔量や移動を精密に制御し、抵抗スイッチング特性を向上させる試みはこれまでにほとんど見られない。

ところで、置換型固溶体である Y_2O_3 添加 ZrO_2 (YSZ) は、結晶中の酸素空孔量を希土類元素の添加量により精密に制御できる。また、高速 O^{2-} イオン伝導体としても知られ、 O^{2-} イオンが酸素空孔を介して高速に移動する。これは、酸素空孔が O^{2-} イオンと逆方向に高速移動することを意味する。したがって、YSZ の高速 O^{2-} イオン伝導(酸素空孔伝導)特性を利用できれば、より高速、且つ、より低電圧でスイッチングする ReRAM の実現が期待される。これまでに YSZ 薄膜を用いた ReRAM はいくつか報告されている²⁾。しかしながら、それらの報告で用いられたアモルファスまたは多結晶の YSZ 薄膜には、 O^{2-} イオンの高速移動パスが無い、もしくは、移動を妨げる「粒界」を多く含んでいる。YSZ の高速 O^{2-} イオン伝導(酸素空孔伝導)特性を ReRAM に活かすためには、粒界の影響がない単結晶薄膜(エピタキシャル薄膜)を用いることが必要と考えられる。

そこで本研究では、Si 基板上に Y_2O_3 添加量の異なる YSZ エピタキシャル薄膜を成長させ、それらの抵抗スイッチング特性を評価し、優れた特性を示す YSZ エピタキシャル薄膜を用いた抵抗スイッチングセルの実現を目指した。

2. YSZ エピタキシャル薄膜の抵抗スイッチング特性に及ぼす Y_2O_3 添加量の影響

3mol%, 8mol%, 16mol% Y_2O_3 を添加した ZrO_2 (それぞれ 3YSZ, 8YSZ, 16YSZ と呼ぶ) 薄膜を、KrF エキシマレーザーを用いた PLD 法により、 n^+ 型 Si(001) 基板上に厚さ 10nm エピタキシャル成長させた。その後、DC スパッタリング法により、メタルマスクを用いて YSZ 薄膜上に直径 $100\mu m$ 厚さ 50nm の Au 電極を作製した。Si 基板裏面は研磨した後、Au 薄膜を下部電極としてスパッタ蒸着した。作製したセルの電流電圧特性は、Fig.2 のように、プローバーを用いて上部電極と下部電極間に電圧を印加して測定した。電圧スイープ方法は、初めに負電圧を $-0.1V/step$ で $-10V$ まで印加した後 $0V$ に戻し、 $0.001V/step$ で正電圧を $+5V$ まで印加した後再び $0V$ に戻した。

Fig.3 に Si 基板上に製膜した 8YSZ エピタキシャル薄膜の抵抗スイッチング特性を示す。 Y_2O_3 添加量に関わらず Fig.3 のような抵抗スイッチングを示した。そこで、3YSZ, 8YSZ, 16YSZ エピタキシャル薄膜を用いて作製したセルにおいて、それぞれ 20 個の上部電極を用いて特性のばらつき等を比較検討した。最初の

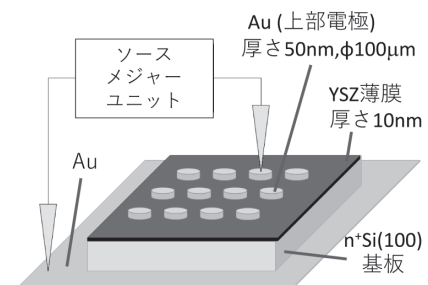


Fig.2 YSZ エピタキシャル薄膜を用いた抵抗スイッチング測定試料

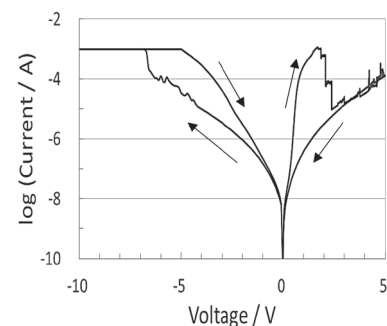


Fig.3 YSZ エピタキシャル薄膜の抵抗スイッチング特性

高抵抗→低抵抗スイッチング(Forming 過程)は, Y_2O_3 添加量に関わらず, ほぼ全ての電極で見られた. しかしながら, 高抵抗→低抵抗→高抵抗のサイクルを5回以上測定できた電極数の割合は, 8YSZ エピタキシャル薄膜を用いたセルが最も高くなった. YSZ 中の O^{2-} イオン伝導度は, Y_2O_3 の添加量が6~9mol%付近で最大となることが知られている³⁾. Y_2O_3 添加量がそれより多い場合は, 酸素空孔量が増加するものの同時に増加した Y^{3+} に一部トラップされ, 移動可能な酸素空孔量は減少する. 逆に, Y_2O_3 添加量が少ない場合は, 酸素空孔量自体が少なくなる. したがって, 8YSZ エピタキシャル薄膜の良好な抵抗スイッチング特性は, YSZ 薄膜中の酸素空孔移動特性を反映したものと考えられる.

しかしながら, 同じ O^{2-} イオン伝導体として知られる CeO_2 薄膜を Si 基板上に製膜した抵抗スイッチングセルにおいて, CeO_2 と Si 基板界面の SiO_2 層により抵抗スイッチングが生じるとの報告がある⁴⁾. さらに, 後述のように Si 基板に起因するショットキー障壁や導電性フィラメント生成位置の不安定性により, スwitchング特性が悪化したり, 電流電圧特性の解析が困難になる場合があった. そこで, 次に YSZ エピタキシャル薄膜を自立膜とした新しいデザインの抵抗スイッチングセルを作製し, YSZ 薄膜自体の抵抗スイッチング特性を明らかにするとともに, 特性の改善を目指した.

3. YSZ自立薄膜を用いた抵抗スイッチングセルの作製

8YSZ エピタキシャル薄膜を, 前章と同じ PLD 法により厚み 0.2mm の高抵抗 Si (001) 鏡面研磨基板上に製膜し, 以下のように Si 微細加工技術を用いて YSZ 自立薄膜を作製した. まず, YSZ エピタキシャル薄膜上に SiO_2 膜を保護膜として製膜し, 電子線リソグラフィとリフトオフ法により Si 基板裏側にマスクパターンを作製した. 次に, KOH ウェットエッチングと反応性イオンエッチングを組合せ, Si 基板の一部をエッチングすることにより, YSZ 自立薄膜を得た. Fig.4 に, エッチングした Si 基板側から SEM 観察した YSZ 自立薄膜の一例を示す. その後, 電流リーク防止のため Si 基板上に熱酸化膜を形成し, 上部電極と下部電極として Pt-Pd 合金薄膜をスパッタリング法により製膜した. このようにして, 5~35 μ m 四方の YSZ 自立薄膜を用いた抵抗スイッチングセルを作製した.

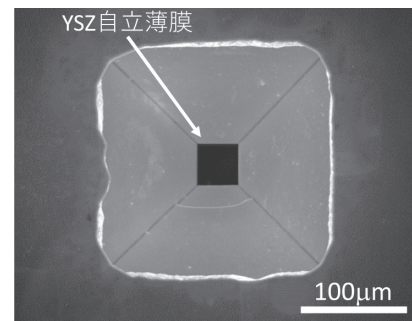


Fig.4 Si 微細加工技術を利用して作製した YSZ 自立薄膜

4. YSZ自立薄膜の抵抗スイッチング特性

4.1 測定方法と測定条件

電流電圧特性の測定では, YSZ 自立薄膜上に作製した電極を下部電極として接地し, Au プローブを用いて Si 基板側の電極(上部電極)に電圧を印加した. 抵抗スイッチング測定は, 高抵抗状態→低抵抗状態へのスイッチング(Forming または Set)のために, まず, 最大 -15V まで -0.1V/step で負電圧を印加した後, 0V まで一旦戻した. そして, 低抵抗状態→高抵抗状態へのスイッチング(Reset 過程)のために, 最大 +4V まで +0.0016V/step で正電圧を印加した後, 再度 0V に戻した.

4.2 電流電圧特性

Fig.5 に Pt-Pd 上部電極 /YSZ 自立薄膜 / Pt-Pd 下部電極セル (Me/YSZ/Me セル) の典型的な電流電圧特性を示す. この場合, まず印加電圧 -10.5V 付近で電流値の急激な増加, すなわち, 抵抗値の急激な減少が見られ, Forming が生じたことが分かる. その後, 印加電圧を 0V まで戻し, 正電圧を印加すると約 $+1.7\text{V}$ 印加時に, 電流値が急激に減少, すなわち, 抵抗値の急激な上昇が見られ, Reset が生じたことが分かる. その後, 印加電圧を 0V に戻し, 再び同様の電圧スイープを繰り返すと, 負電圧の印加により急激な抵抗減少 (Set) がみられ, 逆に正電圧の印加により急激な抵抗上昇 (Reset) が見られた. このように, YSZ 自立薄膜を用いたセルの作製により, YSZ 薄膜 - Si 基板間の SiO_2 層ではなく, YSZ エピタキシャル薄膜自体が抵抗スイッチングに寄与していることが明らかとなった.

Fig.6 に正電圧印加時に生じた電流値の急激な減少 (抵抗値の急激な上昇: Reset 過程) の電流電圧特性を示す. 図中には, 2 章と同じ方法で作製した Si 基板上的 YSZ エピタキシャル薄膜を金電極で挟んだ構造の Au 電極 /YSZ エピタキシャル薄膜 /n+Si 基板 /Au 電極セル (Me/YSZ/Si/Me セル) の Reset 過程も合わせて示されている. Me/YSZ/Si/Me セルでは, 印加電圧が低いときに, Si 基板に起因するショットキー障壁により電流がほとんど検出されない領域が見られ, さらに, 電流電圧特性は非線形で不安定である. 一方, YSZ 自立薄膜を使用した Me/YSZ/Me セルでは, ショットキー障壁に起因する非線形性は見られず, 線形で安定な電流電圧特性を示している. このような電流電圧特性は, 他者の先行研究として報告されている多結晶 YSZ 薄膜を用いた Al 電極 / 多結晶 YSZ 薄膜 /Al 電極セルの電流電圧特性²⁾と同様であることから, YSZ エピタキシャル薄膜自体の特性を反映していると考えられる.

4.3 抵抗スイッチングの繰り返し特性

YSZ 自立薄膜を用いて作製した Me/YSZ/Me セルと, 同じ膜厚の YSZ エピタキシャル薄膜で作製した Au/YSZ/n+Si/Au 構造の Me/YSZ/Si/Me セルを用い, 抵抗スイッチングの繰り返し特性を比較した. Fig.7 に結果を示す. 図のように, Me/YSZ/Si/Me セルでは高抵抗状態と低抵抗状態の抵抗値が, 共にサイクルごとにばらついていることが分かる. 一方, YSZ 自立

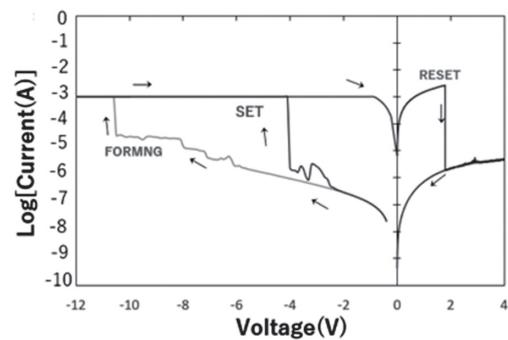


Fig.5 YSZ 自立薄膜の抵抗スイッチング特性

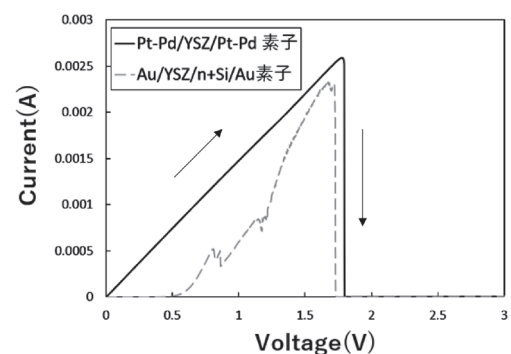


Fig.6 YSZ 自立薄膜の Set 過程

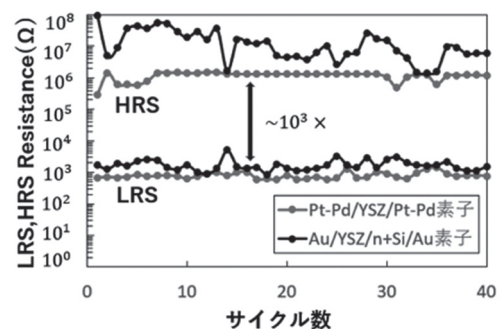


Fig.7 YSZ 自立薄膜のスイッチング繰り返し特性

薄膜を用いて作製した Me/YSZ/Me セルでは、繰り返しによる抵抗値のばらつきが MeYSZ/Si/Me セルよりも小さくなった。このことは、YSZ 自立薄膜を用いた Me/YSZ/Me セルでは、低抵抗状態の抵抗値を決める導電性フィラメントが、毎回同じようなサイズで再現性良く生成すること、また、高抵抗状態の抵抗値を決めるフィラメント破断後の電流パスも毎回同じであること、を示唆している。従来の Me/YSZ/Si/Me セルでは、Si 基板 - YSZ 薄膜の界面において、導電性フィラメントの生成・破断位置がランダムであったためサイクル毎の抵抗値のばらつきが大きかったのに対し、YSZ 自立薄膜を用いて作製したセルでは、開口部のエッジ部に電界が集中し、毎回同じ場所で同じサイズの導電性フィラメントが生成・破断を繰り返したため、抵抗値のばらつきが低減されたと考えられる。

5. 結論

本研究から、 Y_2O_3 添加 ZrO_2 (YSZ) エピタキシャル薄膜が抵抗スイッチングを示し、 Y_2O_3 添加量が 8mol% の時に最も良い特性を示すことが分かった。さらに、Si 微細加工技術により作製した YSZ 自立薄膜を用いた新しいデザインの抵抗スイッチングセルを用いることにより、抵抗値のばらつきが低減され、特性向上に繋がる可能性が示された。

6. 謝辞

本研究は、平成 29 年度日本板硝子材料工学助成会の研究助成を受けて実施したものである。同助成会に心より感謝申し上げます。また、Si 微細加工について東京工業大学技術部マイクロプロセス部門、分析・観察について東京工業大学技術部分析部門から、それぞれ多大なるご支援を頂きました。ここに感謝申し上げます。

7. 参考文献

- 1) 例えば X.-J. Zhu et al., *Front. Mater. Sci.*, 6 (2012) 183.
- 2) Thung-Her et al., *Jpn. J. Appl. Phys.*, 54 (2015) 01AD01.
- 3) J. Jiang and J. L. Hertz, *J. Electroceram.*, 32 (2014) 37.
- 4) M S Hadi et al., *Semicond. Sci. Technol.*, 29 (2014) 115030.